

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-121928
 (43)Date of publication of application : 30.04.1999

(51)Int.CI. H05K 3/46

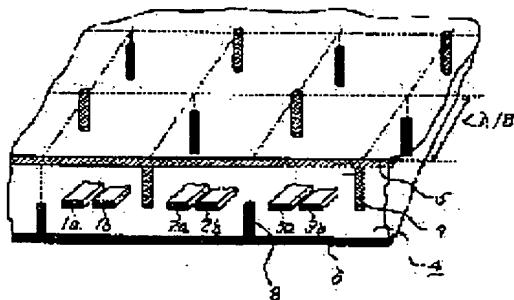
(21)Application number : 09-280337 (71)Applicant : TOSHIBA CORP
 (22)Date of filing : 14.10.1997 (72)Inventor : SUDO TOSHI

(54) MULTILAYERED WIRING BOARD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide multilayered wiring board structure, wherein the noise, especially from an adjoining wiring, is reduced related to a wiring structure of a signal transfer path formed on the multilayered wiring board.

SOLUTION: For a multilayered wiring board 4, wherein a plurality of pairs of signal lines 1a and 1b, 2a and 2b, and, 3a and 3b in a layer between a power source surface 5 and a ground surface 6, vias 7 and 8 connected alternately to the power source surface 5 and the ground surface 6 along the signal transfer direction of the signal lines 1a, 1b, 2a, 2b, 3a, and 3b among the pair signal lines 1a and 1b, 2a and 2b, and 3a and 3b, are formed at given intervals.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-121928

(43)公開日 平成11年(1999)4月30日

(51)Int.Cl.⁸

H 05 K 3/46

識別記号

F I

H 05 K 3/46

M

審査請求 未請求 請求項の数5 O.L. (全4頁)

(21)出願番号 特願平9-280337

(22)出願日 平成9年(1997)10月14日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 須藤 傑夫

神奈川県横浜市磯子区新磯子町33番地 株

式会社東芝生産技術研究所内

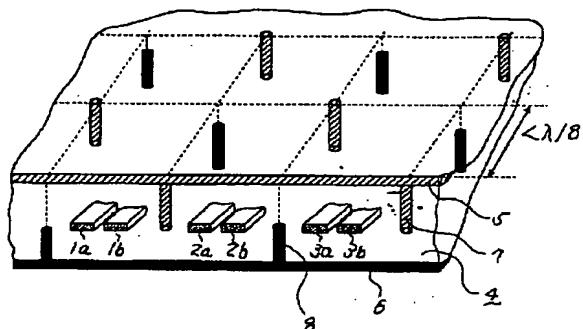
(74)代理人 弁理士 大胡 典夫 (外1名)

(54)【発明の名称】多層配線基板

(57)【要約】

【課題】多層配線基板に形成された信号伝送路の配線構造で、特に隣接配線からのノイズの低減化を図った多層配線基板の構造を提供する。

【解決手段】電源面5と接地面6との間の層内に複数のペアの信号線(1a、1b)、(2a、2b)、(3a、3b)が設けられている多層配線基板4で、ペアの信号線(1a、1b)、(2a、2b)、(3a、3b)の間に信号線1a、1b、2a、2b、3a、3bの信号伝送方向に沿って交互に電源面5と接地面6へ接続するピア7、8を所定間隔で形成した。



【特許請求の範囲】

【請求項1】 電源面と接地面との間の層内に複数のペアの信号線が設けられている多層配線基板において、前記ペアの信号線間に信号線の信号伝送方向に沿って交互に電源面と接地面へ接続するピアが所定間隔で形成されている事を特徴とする多層配線基板。

【請求項2】 前記各ペアの信号線は双方が同一層内の水平方向に設けられていることを特徴とする請求項1記載の多層配線基板。

【請求項3】 前記各ペアの信号線は各一対が上下に隣接する層内に設けられていることを特徴とする請求項1記載の多層配線基板。

【請求項4】 前記ピアが形成されている所定間隔は信号線を伝送されるパルス信号周期の1/8以下であることを特徴とする請求項1記載の多層配線基板。

【請求項5】 前記信号線で伝送される信号が差動信号であることを特徴とする請求項1記載の多層配線基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は多層配線基板に形成された信号伝送路の配線構造に関し、特に隣接配線同志のノイズの影響の低減化を図った多層配線基板の構造に関する。

【0002】

【従来の技術】 一般に、プリント配線基板内で発生する主なノイズは、(イ) 素子のスイッチング時に電源、グランド間に流れる過渡電流によるもの。(ロ) 多電源化に伴う電源、グランドプレーンのスリットによるもの。

(ハ) 信号の反射やトリターン電流のループによるもの。(ニ) 信号線のクロストークによるもの等が言われている。

【0003】 また、配線基板上に形成される信号線の配線構造は大別すると、基板表層に形成される場合には、図4(a)に示すような信号線1a、1b、2a、2b、3a、3bの片面が絶縁層10を介して接地面6である金属面と向かい合っている構造のマイクロストリップ線路構造となり、基板内層に形成される場合には、図4(b)に示すような信号線1a、1b、2a、2b、3a、3bの両面が絶縁層10を介して金属面で形成された接地面6と電源面5とに向かい合っている構造のストリップ線路構造になる。これらの場合、電源面5と接地面6は共に多層配線基板4の全面に亘って形成されている。

【0004】 多層配線基板4の構造の場合は、図5に示すように、多層配線基板4は電源層L₁の表面に形成された表面導体パターン12だけでなく接地面L₁との間の内部にも導体層L₂、L₃と絶縁層10を交互に立体的に配置して、各導体層バターン間をスルホール13等で電気的に接続されている。ノイズ特性も以下の様な工夫を行って改善されている。

【0005】 (1) 専用の電源バス層L₁（銅箔厚3μm）を構成し、電源を低インピーダンス化することによって、ノイズレベルを低減して安定な電源を回路に供給する。

【0006】 (2) 専用のグランド層L₂（銅箔厚3μm）を構成し、グランドインピーダンスの低下させる。

【0007】 (3) 信号線の設けられた電源層L₁を所定の特性のインピーダンスに制御する。

【0008】

【発明が解決しようとする課題】 最近、LSIの集積度の向上と共に、LSI間の信号伝送にも高速伝送が要求されてきている。例えば、一つの信号を振幅の小さな2つの差動信号で送る方式であるLVDS（Low Voltage Differential Signal）の信号伝送方式では、両信号間のタイミングのずれであるスキューが小さいことが要求される。スキューが大きいと信号間のアイバターンがつぶれて信号の識別精度が低下するためである。スキューを少なくするためにには差動信号同志の配線長さを等しくすることが通常行われているが、それだけでは、隣接チャンネルからのノイズによるタイミングずれや、電源と接地の配線構造のアンバランスによるパルスのデューティ比が変わるために、差動信号間にスキューが生じて高速信号伝送を妨げる要因になっている。

【0009】

【課題を解決するための手段】 本発明によれば、電源面と接地面との間の層内に複数のペアの信号線が設けられている多層配線基板において、前記ペアの信号線間に信号線の信号伝送方向に沿って交互に電源面と接地面へ接続するピアが所定間隔で形成されている事を特徴とする多層配線基板である。

【0010】 また本発明によれば、前記各ペアの信号線は双方が同一層内の水平方向に設けられていることを特徴とする多層配線基板にある。

【0011】 また本発明によれば、前記各ペアの信号線は各一対が上下に隣接する層内に設けられていることを特徴とする多層配線基板にある。

【0012】 また本発明によれば、前記ピアが形成されている所定間隔は信号線を伝送されるパルス信号周期の1/8以下であることを特徴とする多層配線基板にある。

【0013】 また本発明によれば、前記信号線で伝送される信号が差動信号であることを特徴とする多層配線基板にある。

【0014】

【発明の実施の形態】 以下本発明の実施形態について図面を参照して説明する。多層配線基板のノイズ対策は実装技術の面からは、(1)高周波的に安定なGNDを取ること。(2)回路の入出力のアイソレーションを十分

取ること。（3）回路ブロックごとのアイソレーションを十分取ることが効果的であると言われている。それらを具体的に説明すると、（1）については、いわゆるベタ接地面を用いることで実現していることが多い。

【0015】（2）については、入出力端子を回路の対称位置に設け、入出力ラインの結合を防ぎ、場合によっては空間における結合を防ぐために入出力間にシールドを施している。

【0016】については、電源系におけるアイソレーションと信号ラインや空間の結合に対するアイソレーションに分けられる。前者では、電源ラインにバイパスコンデンサやフィルタを挿入する方法や、電源の供給元を別にする等の方法を適宜行う。また、後者については、

（2）と同様に各信号ラインを離して配線する等の方法や回路ブロック間にシールドを設ける方法を行う、このとき信号間のシールド方法として、信号配線を接地面で上下に挟み、信号配線の両側を信号に沿ってビアで上下の接地面を繋ぐ方法がある。しかし、実際の多層配線基板においては、上下を同一の接地電位で構成することは少ないので上下をビアで繋げない。

【0017】図1はそれらを勘案した構成を示す斜視図で、図2は差動信号伝送を示す回路図である。2本の差動信号ペアからなる複数の信号チャンネルである信号線1a、1b、2a、2b、3a、3bが、多層配線基板4を構成している電源面5と接地面6の内層に一対づつ同一平面内に配置されている。2本の差動信号間のインピーダンスは回路11の終端部に接続されている反射防止用抵抗9とほぼ同じ値に設定されている。信号チャンネル間には信号チャンネルの信号伝送方向に沿って交互に、上面の電源面5と接続する電源ビア7と下面の接地面6と接続する接地面ビア8が形成されている。これらのビアの間隔のピッチは、信号チャンネルを伝送されるパルス信号波長周期の1/8以下に設定されている。これは、使用周波数fに対応する波長をλとしたとき、ビアピッチがλ/4になるとピッチ間で共振が発生するため、その周波数において信号周波数が通過できなくなる現象が起こることは分布定数回路で知られている。このため、信号の通過帯域を確保するために、ピッチを使用周波数の2倍のピッチ以上、即ち、物理的なピッチをλ/8以下と設定した。

【0018】これらの構成により、それぞれの信号チャンネルは回路的に区画されるので、相互に隣接した信号チャンネルからの電磁気的干渉が大幅に軽減される。

【0019】図3は本発明の別の実施の形態を示す斜視図で、2本の差動信号ペアからなる複数の信号チャンネ

ルである信号線（1a、1b）、（2a、2b）、（3a、3b）を、多層配線基板4の電源面5と接地面6との内層に互いに上下となる関係で2層を使って形成は位置する。前記の実施の形態と同様に2本の差動信号間のインピーダンス特性は、終端に接続された反射防止用抵抗9とほぼ同じ値に設定されている。信号チャンネル間には信号チャンネルの信号伝送方向に沿って交互に、上面の電源面5と接続する電源ビア7と下面の接地面6と接続する接地面ビア8が形成されている。これらのビアの間隔のピッチは、信号チャンネルを伝送されるパルス信号波長周期の1/8以下に設定されている。

【0020】これらの構成により、前記の実施の形態と同様に、それぞれの信号チャンネルは回路的に区画されるので、相互に隣接した信号チャンネルからの電磁気的干渉が大幅に軽減される。

【0021】上記実施の形態で用いられたビアは通常の方法で形成する。例えば、基板にセラミック塗布膜の選択的な露光処理、現像処理によって形成される貫通凹部にビアホール導体となる導体を充填して形成する。従って、回路11に流れる電流に応じてビアホール導体の形状、径等を任意に形成することが出来る。

【0022】

【発明の効果】以上に述べたように、本発明によれば多層配線基板で電源面と接地面との間に設けられた信号線の間の信号の伝送方向に沿って、交互に電源面と接地面へ接続するビアを所定間隔で設けたので、隣接する信号線間の電磁気的干渉ノイズの少ない良好な高速信号伝送が得られた。

【図面の簡単な説明】

30 【図1】本発明の多層配線基板の一実施の形態を示す斜視図。

【図2】差動信号伝送を示す要部回路図。

【図3】本発明の多層配線基板の別の実施の形態を示す斜視図。

【図4】従来の配線基板の構造を示す側面図。

【図5】従来の多層配線基板の断面図。

【符号の説明】

1a、1b…信号線

2a、2b…信号線

3a、3b…信号線

4…多層配線基板

5…電源面

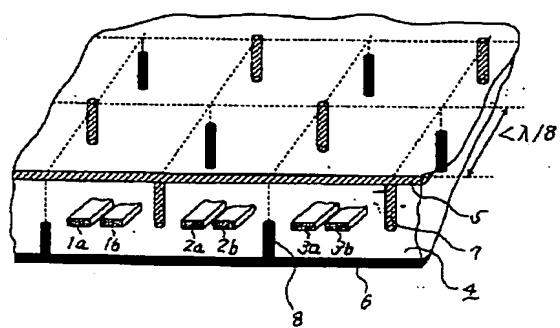
6…接地面

7…電源ビア

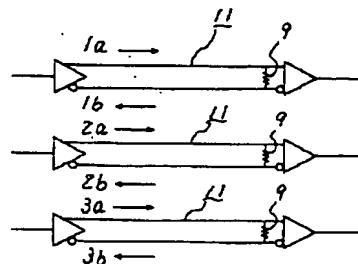
8…接地面ビア

40

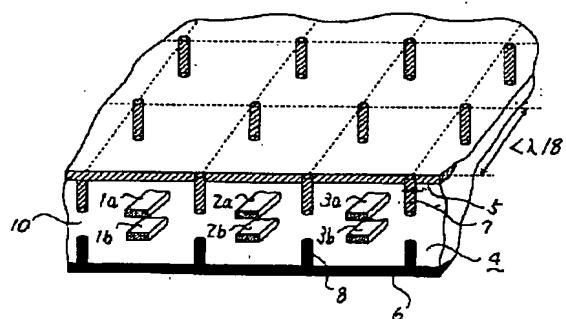
【図1】



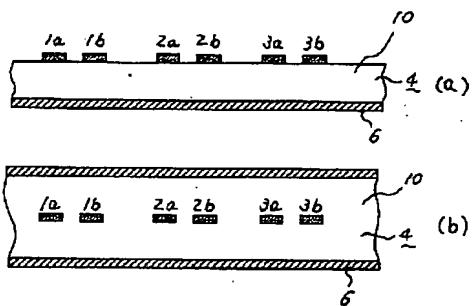
【図2】



【図3】



【図4】



【図5】

